



## 45V, 0.6A 1.1MHZ 同步降压转换器

### 主要特点

- 输入电压范围: 4V to 45V
- 输出电压范围: 0.8V to 20V
- 0.6A 的持续电流输出
- 电感电流连续导通模式下的开关频率为 1.1MHz
- 参考电压精度为  $0.8V \pm 2\%$  @25°C
- 最大占空比为 95%
- 集成内置 MOS 的内阻为  $450m\Omega$  和  $240m\Omega$
- 低静态工作电流:  $90\mu A$ (无开关波形)
- 低关断电流:  $2.5\mu A$ (典型值)
- 两种工作模式:
- DP31240BST: 脉冲频率调制模式 (PFM)
- DP31240FBST: 强制脉宽调制模式 (FPWM)
- 输出过流保护
- 短路保护为打嗝模式
- 内置软启动和补偿电路
- 内置过温保护模块
- 输出过压/欠压保护
- SOT23-6 封装

### 产品描述

DP31240BST/FBST 是一款低电磁干扰 (EMI) 特性的同步降压型电流模式转换器, 内置功率场效应晶体管 (MOSFET)。该器件能提供极具紧凑性的解决方案, 在宽泛的输入电源电压范围内可输出 0.6A 连续电流, 且具备出色的负载调整率与线路调整率, DP31240BST/FBST 通过抖频功能实现了低电磁干扰特性, DP31240BST 轻载下工作在脉冲频率调制模式 (PFM) 以实现轻载高效, DP31240FBST 轻载下工作在强制脉宽调制模式 (FPWM), IC 的工作频率为 1.1MHz, 以实现全负载下的固定频率和低输出纹波。

DP31240BST/FBST 采用具有内部补偿功能的峰值电流模式的控制架构, 用于维持稳定运行和小的输出电容, 借助 EN 使用功能, 可对器件启动和关断进行精准控制。

DP31240BST/FBST 具备完整的保护功能, 如: 输入欠压保护、输出过压/欠压保护、过流保护和过温保护, 以确保 IC 在各条件下安全可靠的运行。

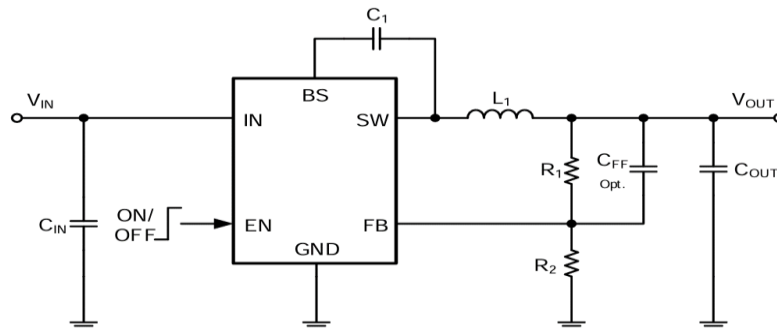
### 典型应用

- 电动工具
- 白电, 小家电
- 音响, WIFI
- 12V 和 24V 电源系统

### 订购信息

封装类型	描述
SOT23-6	Pb free in T&R, 3000 Pcs/Reel

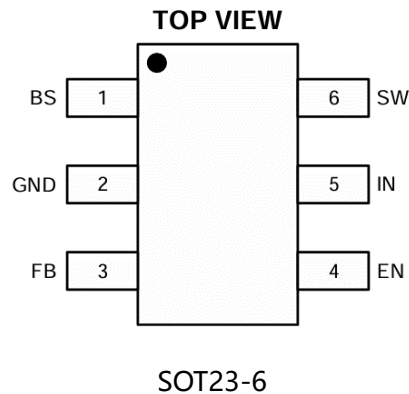
### 典型应用电路



图一

### 产品描述

## ➤ 引脚定义



## ➤ 引脚功能描述

序号	引脚名称	描述
1	BS	高压侧 NFET 栅极驱动电路的电源输入。需在 VBST 引脚与 SW 引脚之间连接一个 0.1 $\mu$ F 的电容。
2	GND	芯片参考地
3	FB	内部控制环路的反馈引脚，需将该引脚连接至外部反馈分压电路
4	EN	使能引脚，当EN引脚电压高于1.4V时，芯片启动工作；当EN引脚电压低于0.4V时，芯片关闭，允许该引脚悬空默认为高。
5	IN	电源电压输入引脚
6	SW	开关引脚，连接至内部场效应晶体管（FET）开关和电感。需将输出滤波器的电感连接到此引脚

➤ **丝印信息**



DP31240 为系列产品名:

YYY 参考下表说明, 代表不同的包装和特殊功能;

XXXX 的含义如下: **第一个 X** 代表年份的最后一位, 例如 2020 年用 0 表示; **第二个 X** 代表月份, 用 A-L 这 12 个字母表示, **第三个和第四个 X** 代表日期, 用 01-31 表示.

丝印	产品型号	描述
31240B	DP31240BST	DP31240BST Buck, 4V~45V, 0.6A, 1.1MHZ, VFB 0.8V, <b>PFM</b> , SOT23-6, MSL1
31240FB	DP31240FBST	DP31240FBST Buck, 4V~45V, 0.6A, 1.1MHZ, VFB 0.8V, <b>FPWM</b> , SOT23-6,MSL1

## ➤ 极限参数

参数	最小值	最大值	单位
VIN Voltage	-0.3	50	V
EN Voltage	-0.3	50	V
SW Voltage(DC)	-0.3	50	V
SW Voltage(AC less than 10ns while Switching)	-3	50	V
FB Voltage	-0.3	6	V
BS Voltage(vs SW)	-0.3	6	V
工作结温, T <sub>J</sub>	-40	150	°C
存储温度, T <sub>stg</sub>	-65	150	°C
焊接温度 (Soldering, 10sec.)	-	260	°C

### 工作温度范围内 (除非另有说明) (1)

注意: (1)超出绝对最大额定值所列的应力可能会对器件造成永久性损坏。器件在这些条件或超出推荐工作条件所示的任何其他条件下的功能操作是不被暗示或保证的。长时间暴露在绝对最大额定条件下可能会影响器件的可靠性。

(2) 所有电压值均相对于接地端

## ➤ 推荐工作条件

参数	最小值	最大值	单位
输入电压范围(V <sub>IN</sub> )	4	45	V
带载能力(I <sub>OUT</sub> )	0	0.6	A
结温 T <sub>J</sub>	-40	125	°C

注意: (1) 除非另有说明, 所有限值均在室温 (TA = 25°C) 下规定。所有室温下的限值均经过 100% 生产测试。(2) 所有在温度极限条件下的限值, 均通过采用标准统计质量控制 (SQC) 方法进行相关性分析来确保。所有限值均用于计算平均出厂质量水平 (AOQL)

### ➤ 防静电等级

参数	描述	值	单位
HBM(人体模型)	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001(1)	±2000	V
CDM(充电器件模型)	Charged-device model (CDM), per JEDEC specification JESD22-C101(2)	±1000	V

注意：(1) JEDEC 文档 JEP155 指出，500V 的 HBM 可以在标准的 ESD 控制流程下进行安全的生产制造  
 (2) JEDEC 文档 JEP157 指出，250V 的 CDM 可以在标准的 ESD 控制流程下进行安全的生产制造。

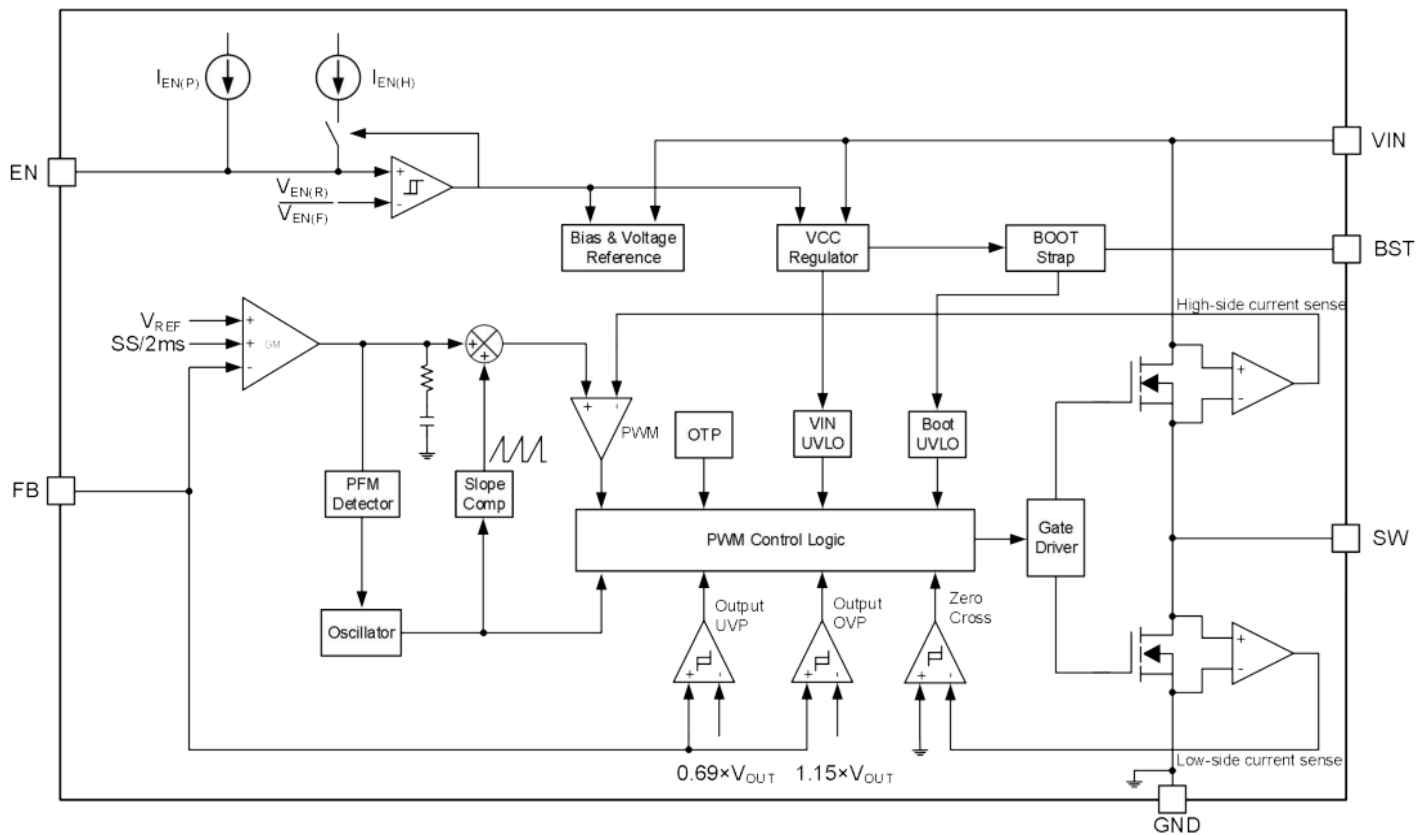
### ➤ 热性能参数

热指标	描述	封装 (SOT23-6)	单位
$R_{\theta JA}$	结到环境的热阻值(1)(2)	121.6	°C/W
$R_{\theta JC(top)}$	结到外壳(顶部)的热阻值	69.1	°C/W
$R_{\theta JB}$	结到电路板(底部)的热阻值	45.5	°C/W
$\Psi_{JT}$	结到外壳(顶部和底部)的热阻值	22.3	°C/W

注意 (1)：封装热阻抗是根据 JESD 51-7 标准计算得出的。

注意 (2)：热阻是在一块 4 层的 JEDEC 标准电路板上进行模拟（或测试）得到的。

**功能框图**





电气参数(典型值在  $V_{in}=12V, T_J=25^{\circ}C$  下测试, 除非另有说明.)

参数	符号	测试条件	最小值	典型值	最大值	单位
工作输入电压	$V_{IN}$		4		45	V
$V_{IN}$ 静态工作电流	$I_Q$	无开关动作, $V_{EN}=2.5V$ , $V_{FB}=V_{REF}*105%$ , $I_{out}=0A$		90		$\mu A$
关断电流	$I_{SHDN}$	$V_{EN}=0V$		2.5		$\mu A$
$V_{IN}$ UVLO 上升阈值	$V_{UVLO(R)}$	$V_{IN}$ 上升	3.5	3.8	4	V
$V_{IN}$ UVLO 下降阈值	$V_{UVLO(F)}$	$V_{IN}$ 下降	3.3	3.5	3.7	V
$V_{IN}$ UVLO 迟滞	$V_{UVLO(HYS)}$			0.3		V
FB 电压	$V_{FB}$	$T_J=25^{\circ}C$	0.792	0.8	0.808	V
FB 漏电流	$I_{FB(LKG)}$	$T_J=25^{\circ}C$	-100	10	100	nA
开关频率	$F_{sw}$	$V_{OUT}=1.2V, I_{out}=0.5A$	0.88	1.1	1.32	MHZ
最大占空比	$D_{max}$				95	%
最小关断时间	$T_{OFF(MIN)}$			120		ns
最小导通时间	$T_{ON(MIN)}$			70		ns
峰值电流限流值	$I_{HS(OC)}$	$V_{IN}=12V, V_{FB}=90%$	1.1	1.3	1.5	A
谷值电流限流值	$I_{LS(OC)}$	$V_{IN}=12V, V_{FB}=90%$	0.6	0.8	1.0	A
开关管漏电流	$I_{SW\_H}$	$V_{SW}=45V$		0.1	1	$\mu A$
	$I_{SW\_L}$	$V_{SW}=0V$		0.1	1	$\mu A$
负相电流限流值	$I_{LS\_N(OC)}$	仅 DP31240FBST 存在	0.2	0.4	0.6	A
高侧 MOS 导通内阻	$R_{DS(ON)(HS)}$	$V_{IN}=12V, V_{BS-SW}=5V$		450		$m\Omega$
低侧 MOS 导通内阻	$R_{DS(ON)(LS)}$	$V_{IN}=12V$		250		$m\Omega$
$V_{OUT}$ OVP 上升阈值	$V_{OVP(R)}$	$V_{OUT}$ Rising	0.872	0.92	0.968	V
$V_{OUT}$ OVP 下降阈值	$V_{OVP(F)}$	$V_{OUT}$ Falling	0.84	0.888	0.936	V
$V_{OUT}$ UVP 上升阈值	$V_{UVP(R)}$	$V_{OUT}$ Rising	0.532	0.58	0.628	V
$V_{OUT}$ UVP 下降阈值	$V_{UVP(F)}$	$V_{OUT}$ Falling	0.504	0.552	0.6	V
EN 上升阈值	$V_{EN(R)}$	EN 上升	1.1	1.23	1.36	V
EN 下降阈值	$V_{EN(F)}$	EN 下降	0.95	1.1	1.22	V
EN 漏电流	$I_{EN}$			0.1	1	$\mu A$
EN 迟滞	$V_{EN(HYS)}$			0.12		V
内部软启动时间	$T_{SS}$	$10\%*V_{out}$ to $90\%*V_{out}$		2		ms
过温保护阈值	$T_{SD}$			160		$^{\circ}C$



过温保护迟滞	$\Delta T_{SD}$			30		°C
--------	-----------------	--	--	----	--	----

Developer Microelectronics Confidential

## 典型特性

测试条件:  $T_A = 25^\circ\text{C}$ ,  $V_{IN}=12\text{V}$ ,  $V_{out}=5\text{V}$ , 除非特别说明.

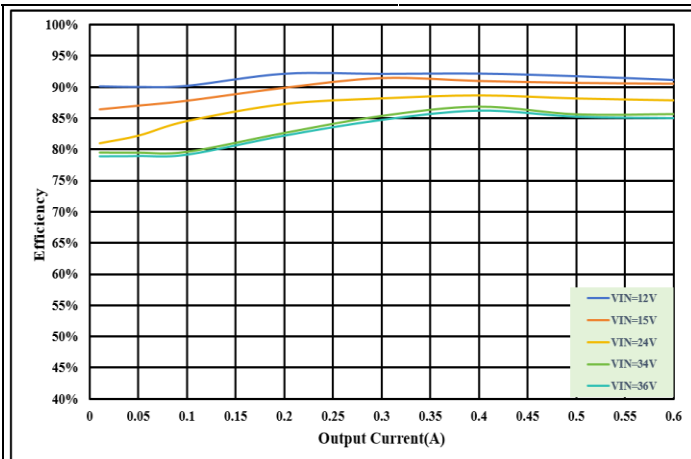


Figure1 5V 输出效率

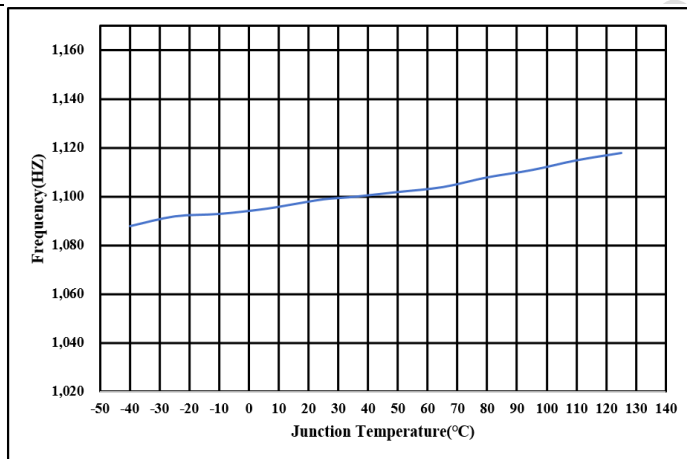


Figure2 频率 vs 结温

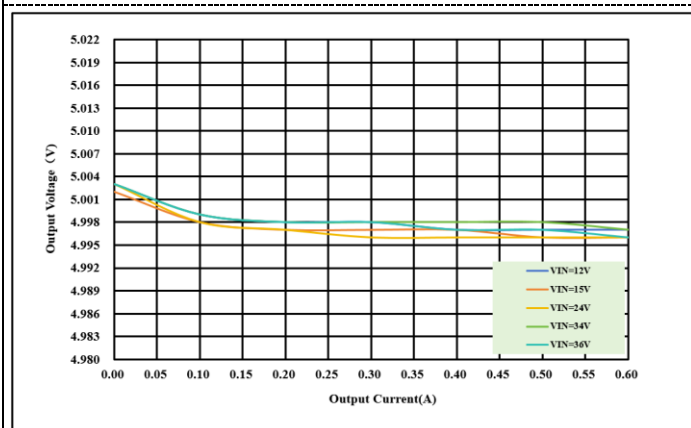


Figure3 5V 输出负载调整率

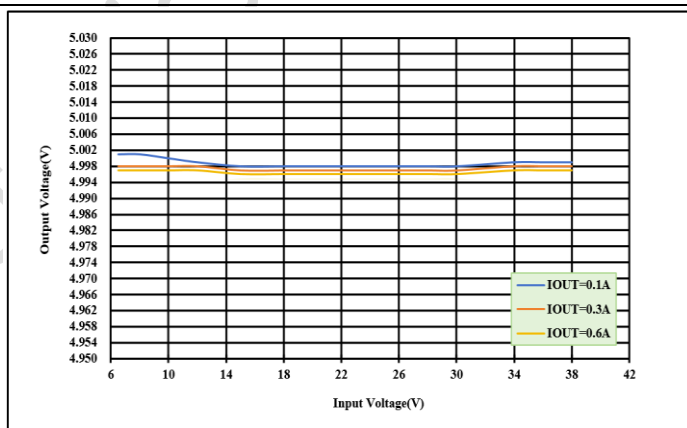
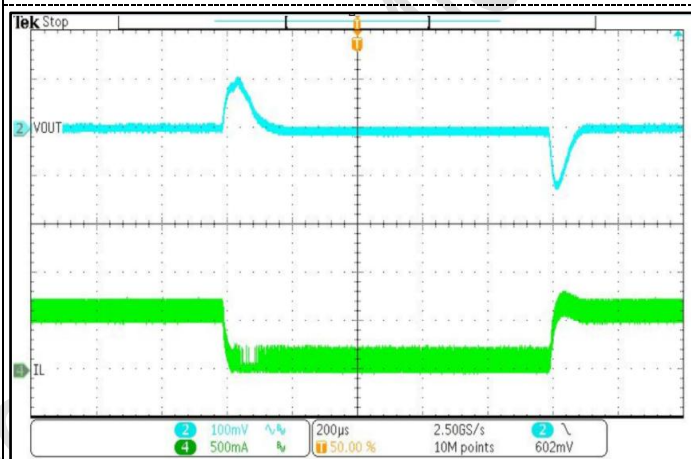
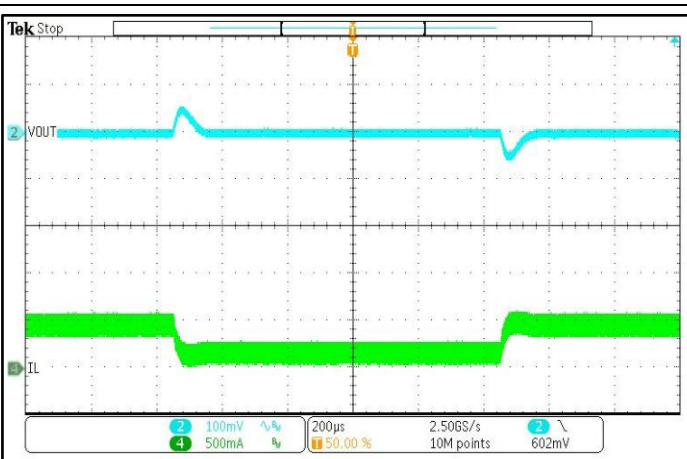


Figure4 线性调整率



Load Step 0.1 to 0.6A, 1A/us Slew rate

Figure5 负载响应 1



Load Step 0.15 to 0.5A, 1A/us Slew rate

Figure6 负载响应 2

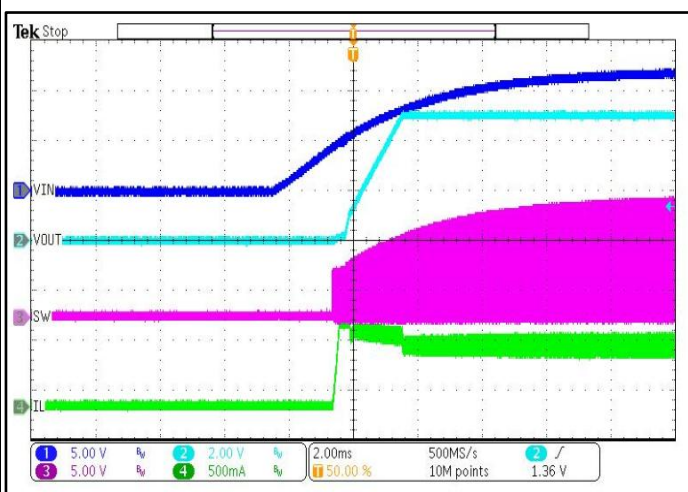


Figure7 VIN 启动波形

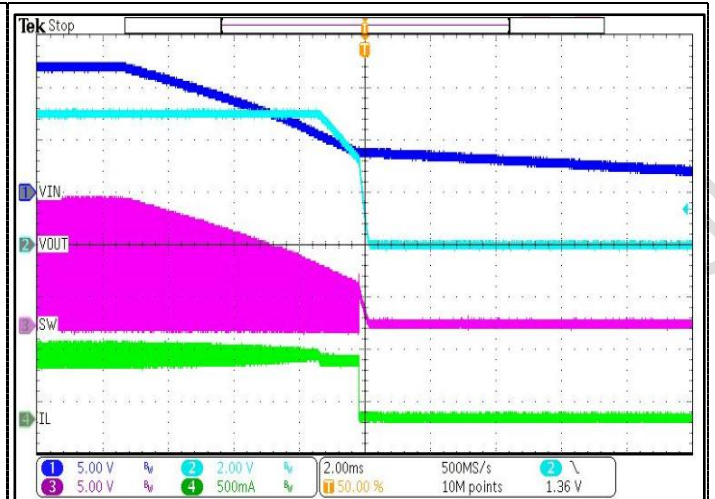


Figure8 VIN 关闭波形

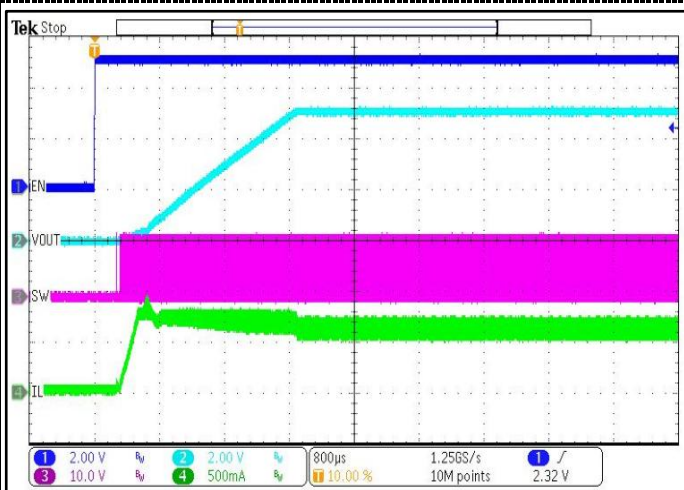


Figure9 EN 启动波形

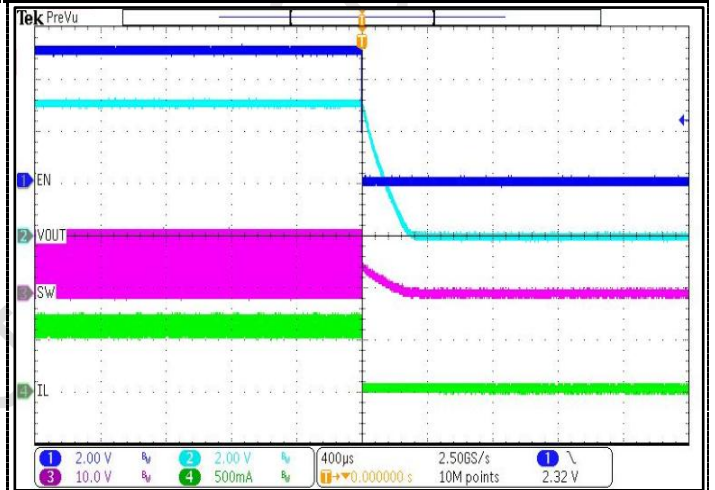


Figure10 EN 关闭波形

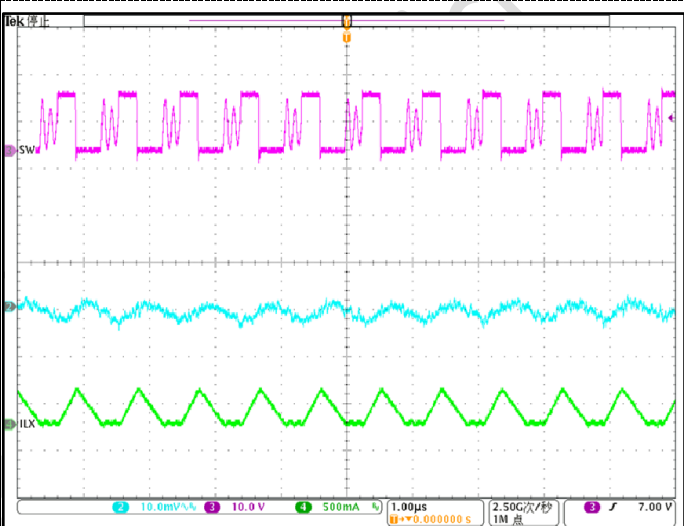


Figure11 断续模式波形 Iout=0.1A

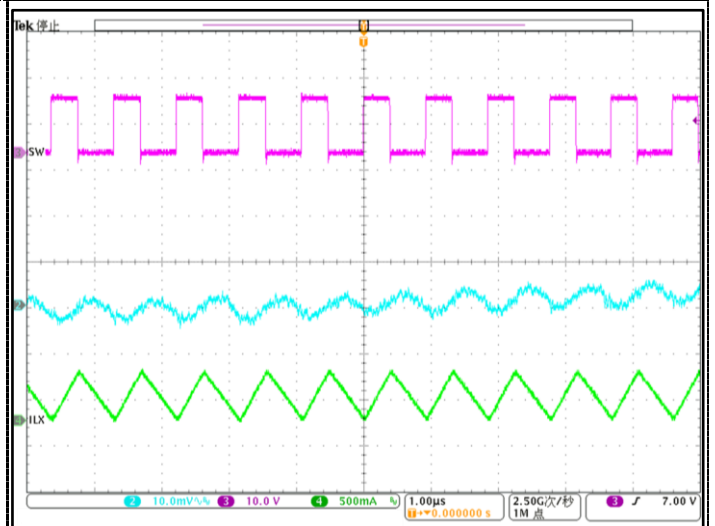


Figure12 连续导通模式 Iout=0.3A

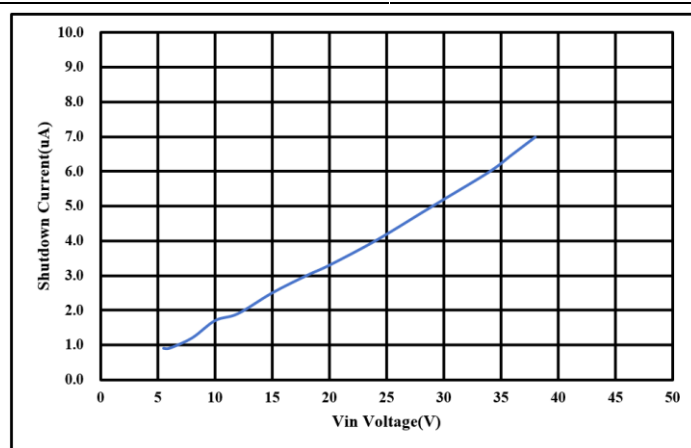


Figure13 关断电流 vs 输入电压

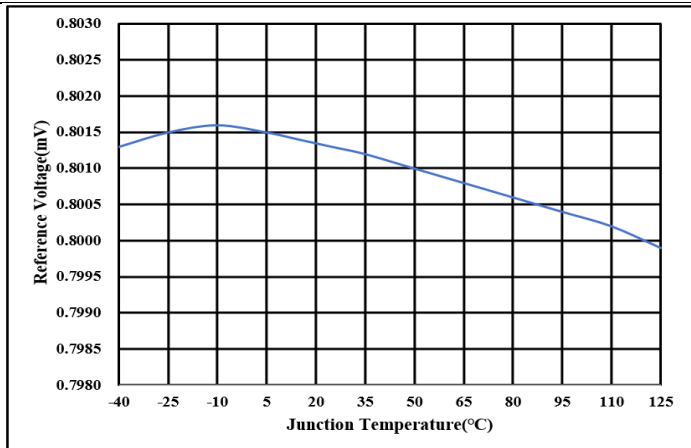


Figure14 基准电压 vs 结温

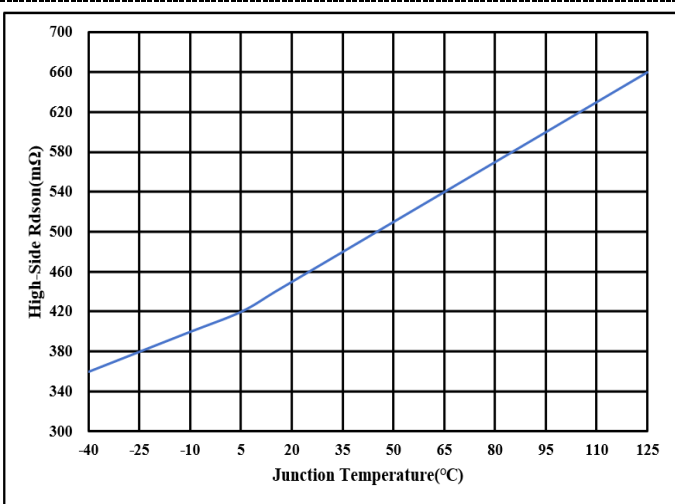


Figure15 高侧 MOS 内阻 vs 结温

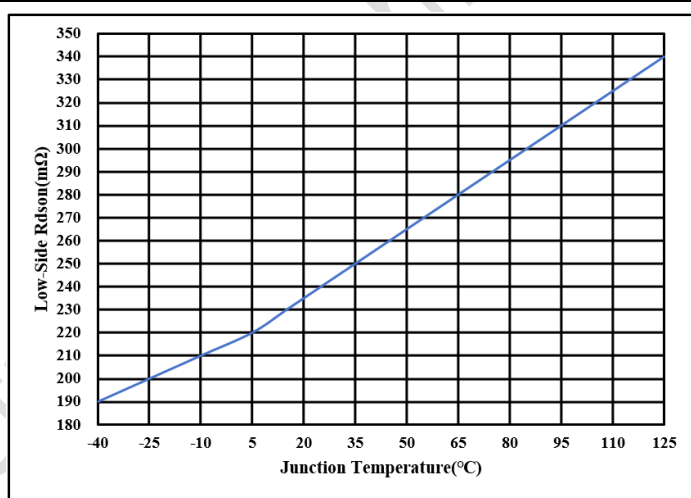


Figure16 低侧 MOS 内阻 vs 结温

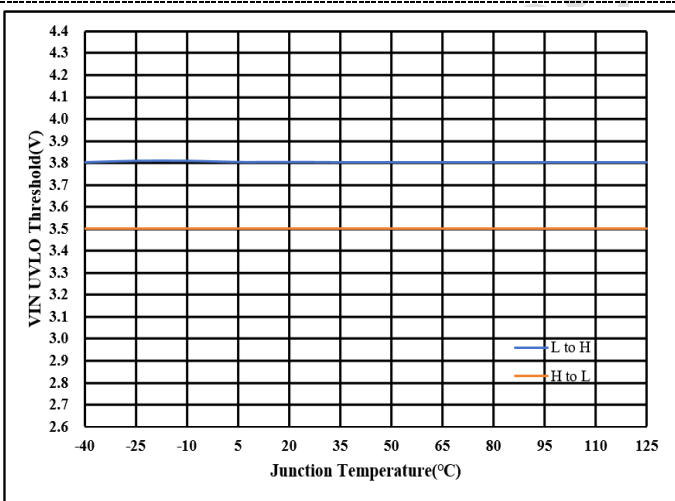


Figure17 UVLO 阈值电压 vs 结温

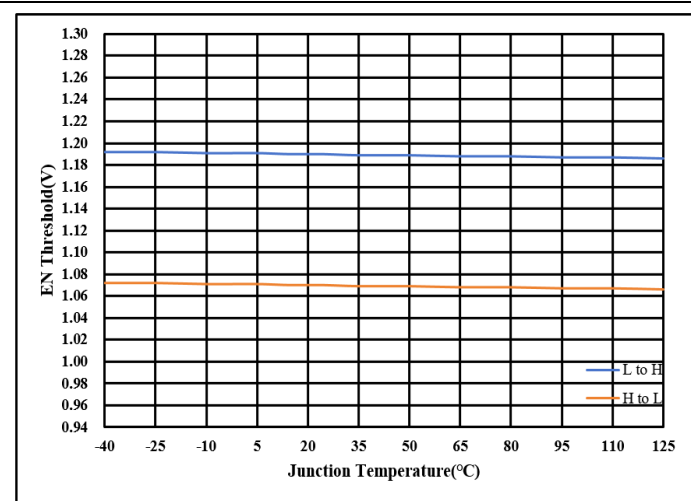


Figure18 EN 阈值电压 vs 结温

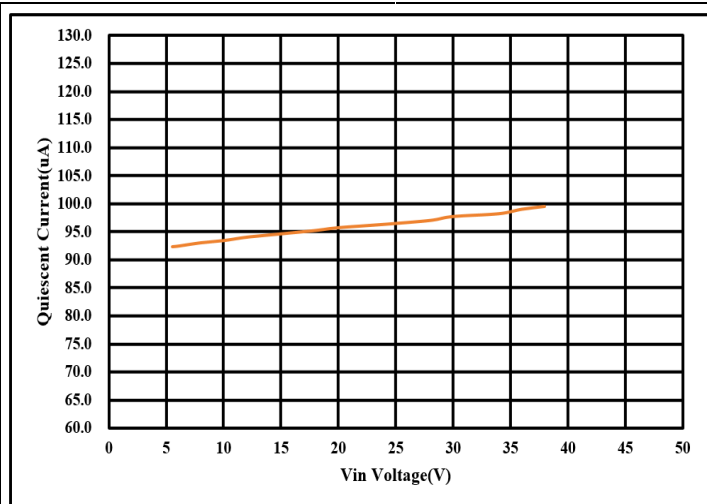


Figure17 静态电流 vs 输入电压

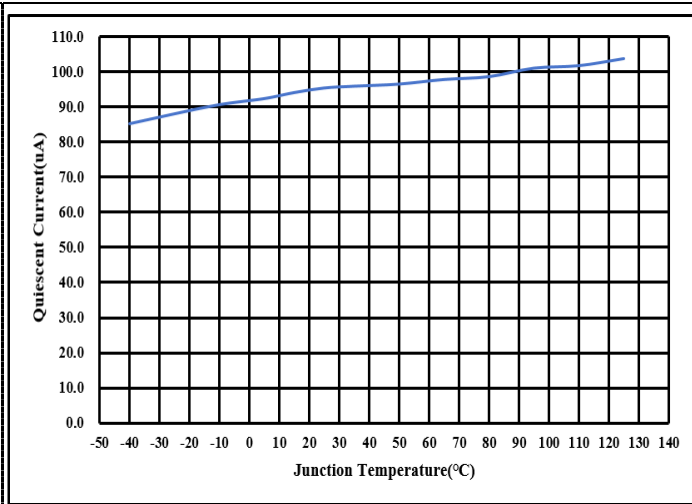


Figure18 静态电流 vs 结温

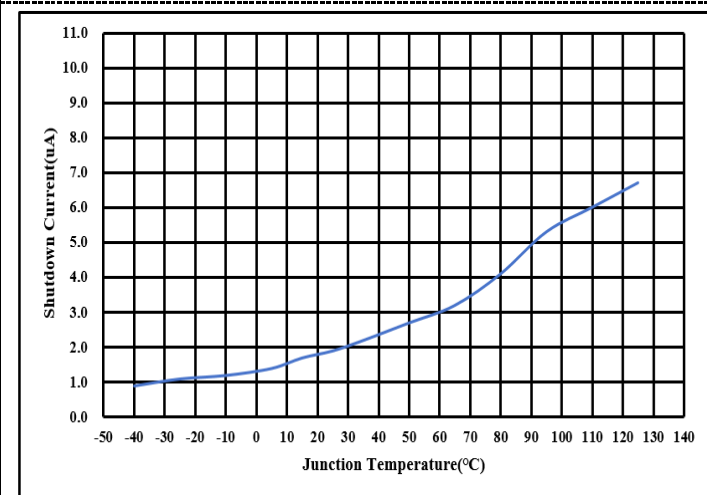


Figure19 关断电流 vs 结温

## 功能说明

### ● 特性描述

DP31240BST/FBST 是一款电流模式的降压 DC/DC 转换器, 无需额外外部补偿元件即可提供出色的瞬态响应, 该器件内置低电阻、高压功率 MOSFET, 并以 1.1 MHz 的高工作频率运行, 确保实现紧凑、高效率的设计, 并具备出色的直流性能

### ● 热关断

当结温超过典型值 160°C 时, 内部热关断电路会强制器件停止开关工作, 一旦结温降至回落阈值以下, 器件将自动恢复正常运行。

### ● 软启动

实现软启动是为了防止转换器在启动过程中输出电压产生过冲。当芯片启动时, 内部电路会产生一个从 0V 上升到 0.8V 的软启动电压 (SS)。当该电压低于内部基准电压 (REF) 时, SS 会取代 REF, 使误差放大器以 SS 作为基准。当 SS 高于 REF 时, REF 重新获得控制权。SS 时间在内部被限制为最大 2ms。

### ● 欠压锁定 (UVLO)

欠压锁定 (UVLO) 保护芯片避免在供电电压不足的情况下工作。UVLO 保护功能会监测内部稳压器电压。当该电压低于 UVLO 阈值电压时, 器件将被关断。当该电压高于 UVLO 阈值电压时, 器件将再次被使能

### ● 输出过压保护(OVP)

DP31240BST/FBST 集成了输出过压保护功能, 该功能可以在芯片故障或负载突然减小的情况下, 降低可能出现的输出电压过冲, 从而避免损坏下游的电气设备。当输出超过 VOVP (R) 时, VOUT OVP 比较器的输出将变为高电平, 集成的高侧和低侧 MOSFET 将会被关断, 以避免输出进一步升高。当输出低于 VOVP (F) 时, 芯片将恢复正常工作。输出过压保护功能为非锁存功能。

### ● 负向电流保护(DP31240FBST OIny)

DP31240FBST 在轻负载条件下工作于 FPWM 模式, 允许低侧 MOSFET 流过反向电流。在 FPWM 模式下, 如果输

出端意外连接到外部电源, 芯片可能会工作在反向升压模式, 产生大的反向电流并损坏芯片。DP31240FB 在内部集成了低侧 MOSFET 电流检测电路。当检测到低侧 MOSFET 的反向电流大于反向电流限制阈值  $I_s$  (Noc) 时, 低侧 MOSFET 会立即关断, 随后高侧 MOSFET 会导通, 以释放输出电感的能量。此功能可以将反向电流限制在反向电流限制阈值之上, 从而保护低侧 MOSFET。此外, 在最小关断时间内, 反向电流限制功能不会生效。

### ● 低压差模式

在连续导通模式 (CCM) 下, 开关频率是固定的, 转换器的最小和最大占空比 ( $D_{min}$  和  $D_{max}$ ) 分别受最短导通时间  $t_{on(min)}$  和最短关断时间  $t_{off(min)}$  的影响

$$D_{min} = t_{ON(min)} \times f_{SW} \quad (1)$$

$$D_{max} = 1 - t_{OFF(min)} \times f_{SW} \quad (2)$$

给定输出电压, 最大可工作输入电压为:

$$V_{IN(max)} = \frac{V_{OUT}}{D_{min}} \quad (3)$$

给定输出电压, 最小可工作输入电压为:

$$V_{IN(min)} = \frac{V_{OUT}}{D_{max}} \quad (4)$$

考虑到电路中的压降, 实际可工作的最大/最小输入电压将大于/小于上述计算值

当输入电压接近输出电压时, 为了尽可能的维持输出电压, 芯片会降低工作开关频率, 由于固定的  $T_{off}(min)$ , 高侧 MOS 的导通时间会延长, 最长可达 3.5us(典型值)

### ● 使能控制

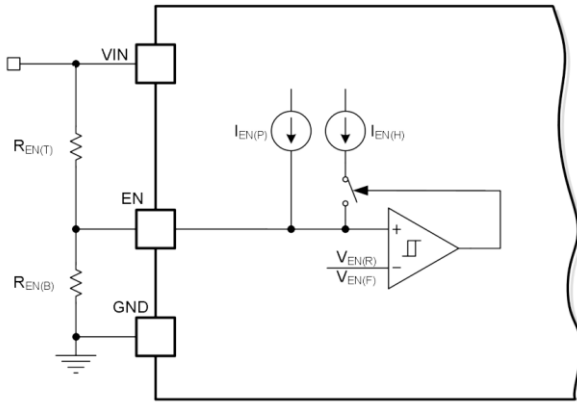
DP31240BST/FBST 提供一个外部使能控制引脚 (EN), 用于开启或关闭芯片工作。当 EN 引脚电压高于 EN 上升电压 ( $V_{EN(R)}$ ) 且 IN 电压高于  $V_{IN}$  欠压锁定阈值 ( $V_{UVLO(R)}$ ) 时, 芯片将启动并进入正常工作状态

如果 EN 引脚电压被拉低至阈值电压 ( $V_{EN(F)}$ ) 以下, 芯片将停止开关并进入关断模式。即使  $V_{IN}$  电压高于  $V_{IN}$  欠压锁定阈值 ( $V_{UVLO(R)}$ ), 芯片也会被禁用, 开关动作停止。在关断模式下, 芯片的输入电流会降至最低关断电流 (典型值为 2.5  $\mu A$ )

EN 引脚内部集成了一个上拉电流源, 允许用户将 EN 引脚悬空以启用芯片。此外, 根据实际应用需求, EN 引脚



可以连接到外部逻辑控制接口，以实现芯片的控制。EN 引脚的电压不应超过  $V_{IN}+0.3V$ 。当  $V_{IN}$  为 0V 时，不建议施加 EN 电压



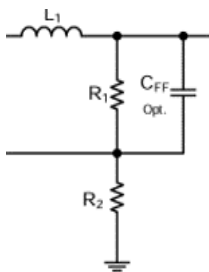
## 应用指南

同步降压转换器，适用于宽输入电压转成固定输出电压的应用，图一为典型的应用电路，外围器件的选择，既要满足实际应用需求，又要符合器件稳定性的要求，表 1 列出常见输出电压的外围器件搭配选型值。

### ● 输出电压设定

输出电压由 FB 引脚电压设定，该电压由从输出节点到地的分压电阻 (R1 和 R2) 分压得到。推荐使用精度为 1% 或更高的电阻。输出电压值可由以下公式设定

$$V_{OUT} = V_{FB} \times ((R1 + R2) / R2)$$



Vref 是 DP31240B/FB 的内部基准电压，Vref 为 0.8V

**表 1 推荐型号选型表**

VOUT (V)	R1 (kΩ)	R2 (kΩ)	BS (uF)	L1 (uH)	CIN (uF)	COUT (uF)	CFF (pF) Opt.
1.05	6.25	20	0.1	2.2	22	44	Opt.
3.3	31.6	10	0.1	4.7	22	44	Opt.
5	52.3	10	0.1	6.8	22	44	Opt.
9	102	10	0.1	8.2	22	44	Opt.
12	140	10	0.1	10	22	44	Opt.
20	240	10	0.1	22	22	44	Opt.

### ● 电感选型

在开关输入电压的驱动下，需要一个电感器为负载提供恒定电流。电感的常用值在 2.2 μH 至 22 μH 之间，电感值越大，电流纹波越小，输出电压纹波也越低。然而，电感值越大，其物理尺寸也越大，直流电阻更高，或饱和电流更低，一个计算电感值的实用准则是：让电感中的峰峰值纹波电流约为最大负载电流的 30% 或者 40%，同时，必须确保电感的峰值电流低于其饱和电流。

电感值可以通过下面公式计算：

$$L = \frac{V_{OUT}}{f_s \times \Delta I_L} \left( 1 - \frac{V_{OUT}}{V_{IN}} \right)$$

其中，VOUT 为输出电压，VIN 为输入电压，fs 为开关频率，ΔIL 为电感电流的峰峰值纹波

最大电感峰值电流为：

$$I_{L(MAX)} = I_{LOAD} + \frac{\Delta I_L}{2}$$

电感器类型的选择主要取决于价格与尺寸的要求，以及任何 EMI (电磁干扰) 方面的限制。

在负载电流低于 100mA 的轻载条件下，推荐使用更大值的电感以提高效率

### ● 输入电容选型

降压转换器的输入电流是断续的，因此，需要一个电容为转换器提供交流电流。建议使用低 ESR 电容来优化性能。陶瓷电容器为首选，但钽或低 esr 电解电容器也可满足要求。使用陶瓷电容器时，最好选用 X5R 或 X7R 电介质

由于输入电容 (CIN) 吸收输入开关电流，因此该电容需要具有良好的纹波电流额定值。输入电容中的 RMS (均方根) 电流可以通过以下公式估算：

$$I_{CIN} = I_{load} \times \sqrt{\frac{V_{OUT}}{V_{IN}} \times \left( 1 - \frac{V_{OUT}}{V_{IN}} \right)}$$

最恶劣的情况发生在 VIN = 2 × VOUT 时，其中：

$$I_{CIN} = \frac{I_{load}}{2}$$

为简化起见，请选择有效值电流大于负载最大电流一半的输入电容。当使用电解电容器或钽电容器时，应尽可能靠近集成电路放置一个小的、高质量的陶瓷电容器，即 0.1μF。当使用陶瓷电容器时，确保它们有足够的电容来维持输入端的电压纹波。由电容引起的输入电压纹波可以根据下面的公式计算出：

$$\Delta V_{IN} = \frac{I_{load}}{f_s \times C_{IN}} \times \frac{V_{OUT}}{V_{IN}} \times \left( 1 - \frac{V_{OUT}}{V_{IN}} \right)$$

CIN 是指输入电容。

### ● 输出电容选型

输出电容 (COUT) 用于维持直流输出电压的稳定。推



荐使用陶瓷电容、钽电容或低等效串联电阻 (ESR) 的电解电容, 为了使输出电压纹波保持在较低水平, 首选低等效串联电阻 (ESR) 的电容。

输出电压纹波可通过以下公式估算:

$$\Delta V_{OUT} = \frac{V_{OUT}}{f_s \times L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times \left(R_{ESR} + \frac{1}{8 \times f_s \times C_{OUT}}\right)$$

其中, L 为电感值, RESR 为输出电容的等效串联电阻 (ESR) 值, COUT 为输出电容值, 在使用陶瓷电容的情况下, 其在开关频率下的阻抗主要由容抗决定。因此, 输出电压纹波主要由电容值决定。为简化计算, 输出电压纹波可通过以下公式估算:

$$\Delta V_{OUT} = \frac{V_{OUT}}{8 \times f_s^2 \times L \times C_{OUT}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

在使用钽电容或电解电容的情况下, 其等效串联电阻 (ESR) 在开关频率下主导着阻抗。为简化计算, 输出纹波可近似为:

$$\Delta V_{OUT} = \frac{V_{OUT}}{f_s \times L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times R_{ESR}$$

输出电容的特性也会影响稳压系统的稳定性。DP31240BST/FBST 可以针对很宽范围的电容值和等效串联电阻 (ESR) 值进行优化。

### ● 前馈电容选型(CFF)

DP31240B/FB 具有内部环路补偿, 因此可选择添加 CFF。具体要根据情况考虑是否增加前馈电容。

在反馈网络中使用前馈电容 (CFF) 是为了改善动态响应或提高相位裕度。为了减小瞬态纹波, 可以增大前馈电容值, 将穿越频率推到更高的区域。虽然这可以改善瞬态响应, 但也会减少相位裕度并导致更多振铃。另一方面, 如果需要

更大的相位裕度, 可以减小前馈电容的值, 将穿越频率推到更低的区域。

前馈电容 (CFF) 的值可以用下式计算:

$$C_{ff\_op} = \frac{1}{2\pi \times f_{\_nocff}} \times \sqrt{\frac{1}{R1} \times \left(\frac{1}{R1} + \frac{1}{R2}\right)}$$

F\_noff 是穿越频率。穿越频率一般取开关频率的 1/10 ~ 1/5, R1、R2 为反馈电阻。

### ● 自举电容选型

为了正常工作, 必须在 VBST 和 SW 引脚之间连接一个 0.1μF/16V 的陶瓷电容器。建议使用陶瓷电容器。

### ● PCB 布局指南

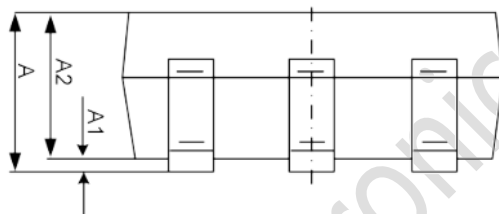
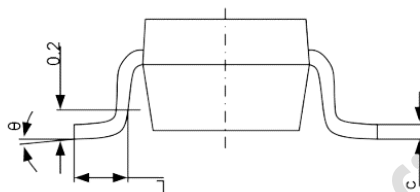
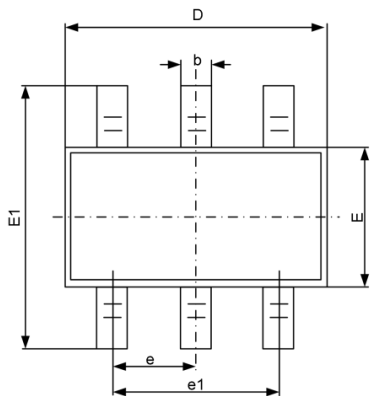
PCB 布局是良好电源设计的关键部分。以下指南将帮助用户设计具有最佳功率转换效率、热性能和最小 EMI 的 PCB。

1. FB反馈网络: FB反馈电阻R1和R2应保持靠近FB引脚。输出电压的返回路径应远离噪声节点, 如SW和BS信号, 最好通过屏蔽层至另一侧, 以免干扰FB信号。
2. 输入旁路电容 Cin必须尽可能靠近 VIN 引脚和IC的地, 输入电容和输出电容的地连接到IC GND引脚的路径尽可能的短而粗, 输入旁路电容的GND附近尽可能多打过孔, 减小电流路径和环路面积。如果输入放置的是电解电容, 在 VIN 引脚附近放置一个陶瓷电容, 以减少高频注入电流, 这是一种很好的做法。
3. 输出电容COUT应靠近L1的连接处。L1和COUT走线应尽可能短, 以减少传导和辐射噪声, 提高整体效率。
4. 采用多层PCB时, 推荐在中间层为GND引脚设置一个完整的GND层以屏蔽噪声, 并在在GND层和芯片层增加足够的过孔以辅助芯片散热。
5. GND、VIN、SW走线或者铜尽可能宽可以帮助帮助芯片散热。



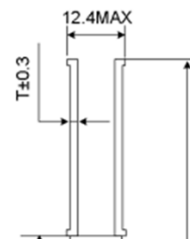
## 封装尺寸

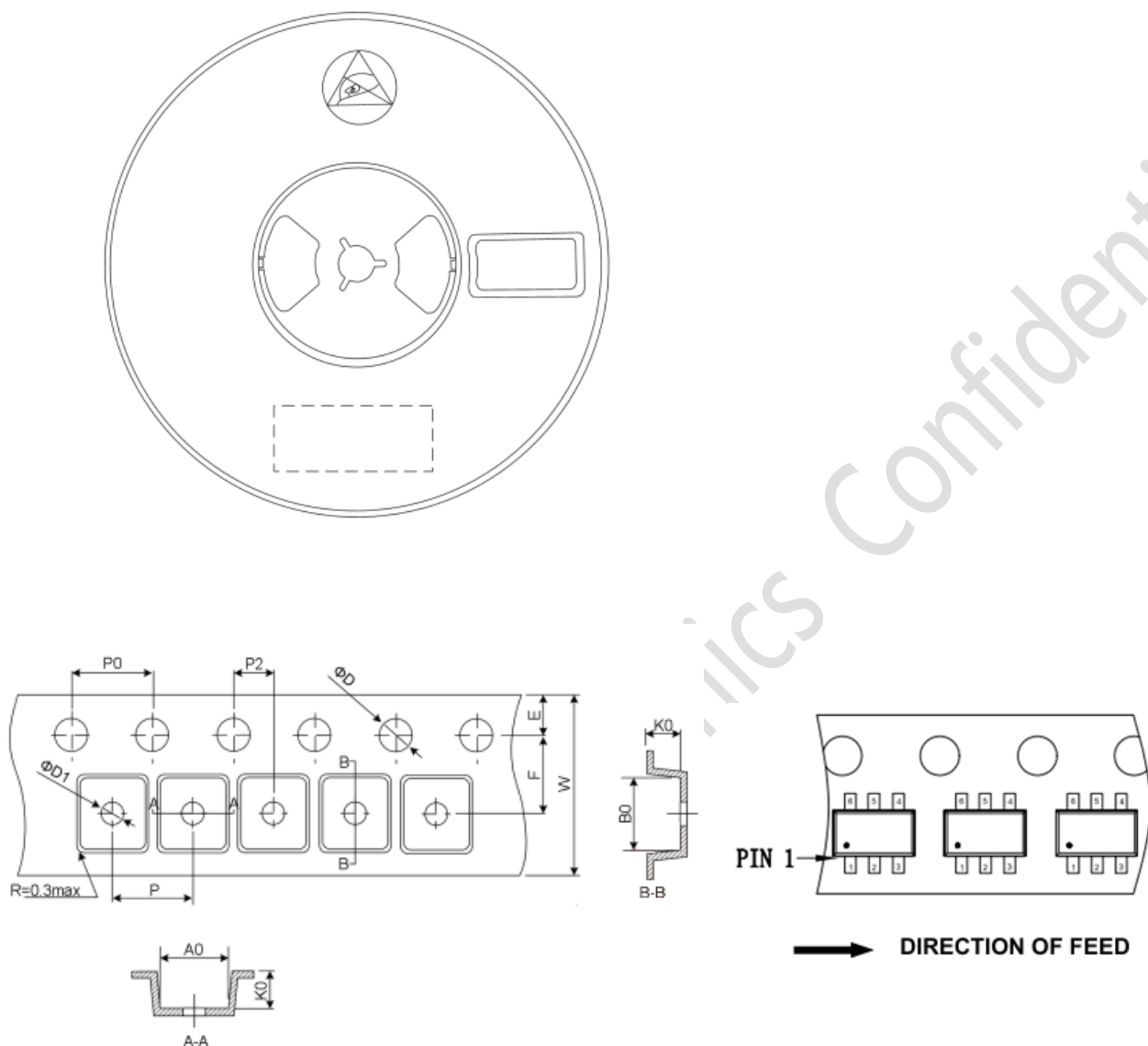
SOT23-6



符号	尺寸单位: 毫米	
	最小值	最大值
A	-	1.350
A1	0.000	0.150
A2	1.000	1.200
b	0.300	0.500
c	0.100	0.220
D	2.820	3.020
E	1.500	1.700
E1	2.600	3.000
e	0.950(BSC)	
e1	1.800	2.000
L	0.300	0.600
θ	0°	8°

## 编带和卷盘信息




**卷盘尺寸 (mm)**

B	W1	T
54.4	8.6	1.5

**编带尺寸**

符号	尺寸 (mm)	符号	尺寸 (mm)
E	1.75±0.10	W	8.00±0.10
F	3.50±0.05	P	4.00±0.10
P2	2.00±0.05	A0	3.26±0.10
D	1.55±0.05	B0	3.30±0.10
D1	1.0 Min	K0	1.32±0.10
P0	4.00±0.10		



## 修订历史

版本	修订日期	修订人	修订内容
REV1.0	2021/12/23	PXB	第一次发行

## OFFICIAL ANNOUNCEMENT

Division I will ensure the accuracy and reliability of the product specification document, but we reserve the right to independently modify the content of the specification document without prior notice to the customer. Before placing an order, customers should contact us to obtain the latest relevant information and verify that this information is complete and up-to-date. All product sales are subject to the sales terms and conditions provided by our company at the time of order confirmation.

Division I will periodically update the content of this document. Actual product parameters may vary due to differences in models or other factors. This document does not serve as any express or implied guarantee or authorization.

The product specification does not include any authorization for the intellectual property owned by our company or any third party. With respect to the information contained in this product specification, we make no explicit or implied warranties, including but not limited to the accuracy of the specification, its fitness for commercial use, suitability for specific purposes, or non-infringement of our company's or any third party's intellectual property. We also do not assume any responsibility for any incidental or consequential losses related to this specification document and its use.

We do not assume any obligations regarding application assistance or customer product design. Customers are responsible for their own use of our company's products and applications. In order to minimize risks associated with customer products and applications, customers should provide thorough design and operational safety validation.

The reproduction, transmission or use of this document or its contents is not permitted without express written authority. Once discovered, the company will pursue its legal responsibility according to law and compensate for all losses caused to the company.

Please note that the product is used within the conditions described in this document, paying particular attention to the absolute maximum rating, operating voltage range, and electrical characteristics. The Company shall not be liable for any damage caused by malfunctions, accidents, etc. caused by the use of the product outside the conditions stated in this document.

Division I has been committed to improving the quality and reliability of products, but all semiconductor products have a certain probability of failure, which may lead to some personal accidents, fire accidents, etc. When designing products, pay full attention to redundancy design and adopt safety indicators, so as to avoid accidents.

When using our chips to produce products, Division I shall not be liable for any patent dispute arising from the use of the chip in the product, the specification of the product, or the country of import, etc., in the event of a patent dispute over the products including the chip.